

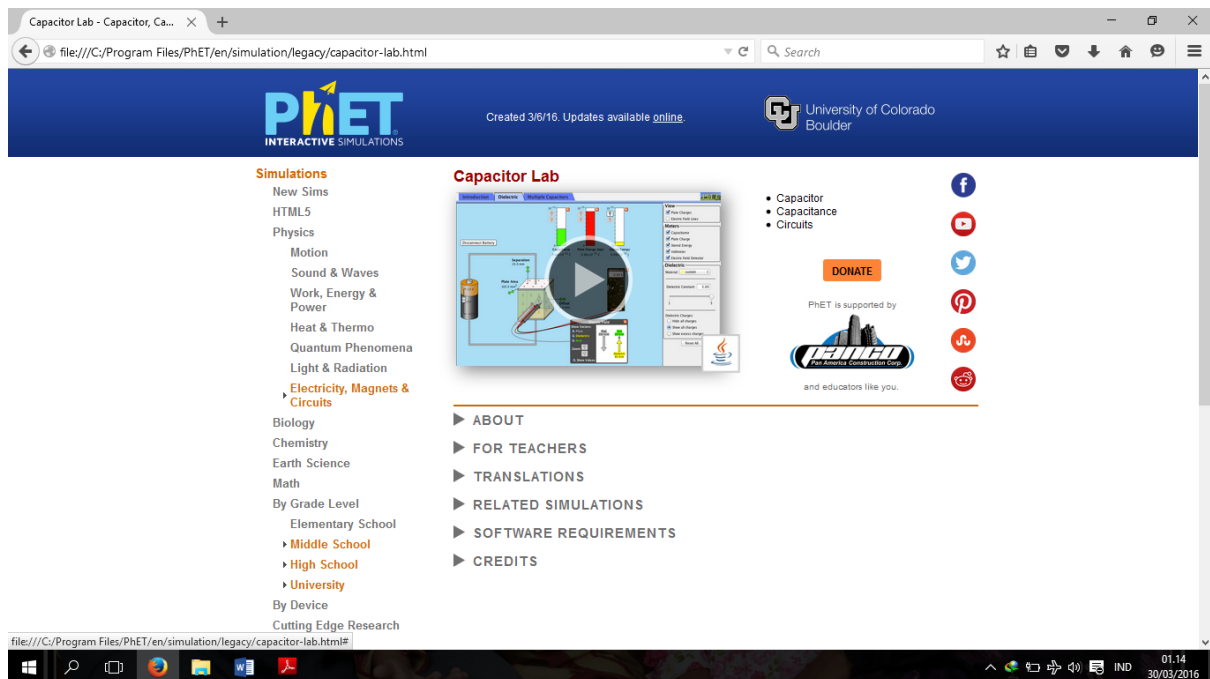
Simulation Based Laboratory (SBL) : RANGKAIAN KAPASITOR

1. Tujuan

Menganalisis nilai kapasitas, tegangan, dan muatan pada rangkaian kapasitor yang disusun seri dan parallel.

2. Bahan / Alat

- Computer dengan sistem operasi windows
- Aplikasi Java
- Software Simulasi phET "Capasitor Lab"



Gambar 1.

2. Teori

Seperti halnya hambatan listrik, kapasitor juga dapat dirangkai seri, parallel, atau campuran seri dan parallel. Untuk rangkaian seri dan parallel pada kapasitor, hasilnya berlainan dengan rangkaian seri dan parallel pada hambatan.

a. Rangkaian Seri Kapasitor

Untuk memperoleh nilai kapasitas kapasitor yang lebih kecil daripada kapasitas semula adalah dengan menyusun beberapa kapasitor secara seri. Apabila rangkaian kapasitor seri diberi beda potensial, pada setiap kapasitor memperoleh jumlah muatan yang sama, meskipun besar kapasitasnya berlainan.

$$q_1 = q_2 = q_3 = q_{\text{total}} \dots\dots\dots (i)$$

Apabila beda potensial kapasitor seri tersebut $V_{AB} = V_S$ berlaku persamaan:

$$V_{AB} = V_S = V_1 + V_2 + V_3 \dots\dots\dots (ii)$$

Karena $V = \frac{q}{C}$, maka:

$$\frac{q_{\text{total}}}{C_S} = \frac{q_1}{C_1} + \frac{q_2}{C_2} + \frac{q}{C_3}$$

Berdasarkan persamaan (i), maka:

$$\frac{q}{C_S} = \frac{q}{C_1} + \frac{q}{C_2} + \frac{q}{C_3}$$

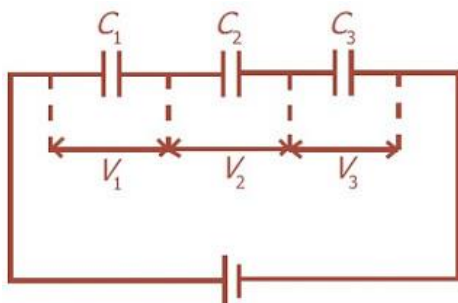
Kedua ruas dibagi q , akan diperoleh:

$$\frac{1}{C_S} = \frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C_3} \dots\dots\dots (iii)$$

Untuk n kapasitor yang dihubungkan secara seri, persamaan (i) menjadi:

$$\frac{1}{C_S} = \frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C_3} + \dots + \frac{1}{C_n} \dots\dots\dots (iv)$$

Bentuk rangkaian kapasitor yang disusun seri ditunjukkan pada gambar 1



Gambar 2. Rangkaian seri kapasitor

b. Rangkaian Paralel Kapasitor

Kapasitor yang dirangkai paralel, apabila diberi tegangan V setiap kapasitor akan memperoleh tegangan yang sama, yaitu V , sehingga pada rangkaian kapasitor parallel berlaku:

$$V_{\text{total}} = V_1 = V_2 = V_3 \dots\dots\dots (v)$$

Dengan menggunakan persamaan $C = \frac{q}{V}$, maka akan diperoleh:

$$q_{\text{total}} = q_1 + q_2 + q_3 \dots\dots\dots (vi)$$

$$C_{\text{total}} \cdot V_{\text{total}} = C_1 \cdot V_1 + C_2 \cdot V_2 + C_3 \cdot V_3$$

Berdasarkan persamaan (v), maka diperoleh:

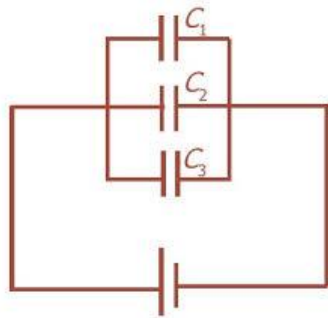
$$C_P = C_1 + C_2 + C_3 \dots\dots\dots (vii)$$

Apabila terdapat n kapasitor, maka:

$$C_P = C_1 + C_2 + C_3 + \dots + C_n$$

..... (viii)

Gambar 2 memperlihatkan bentuk rangkaian pada kapasitor yang disusun parallel.

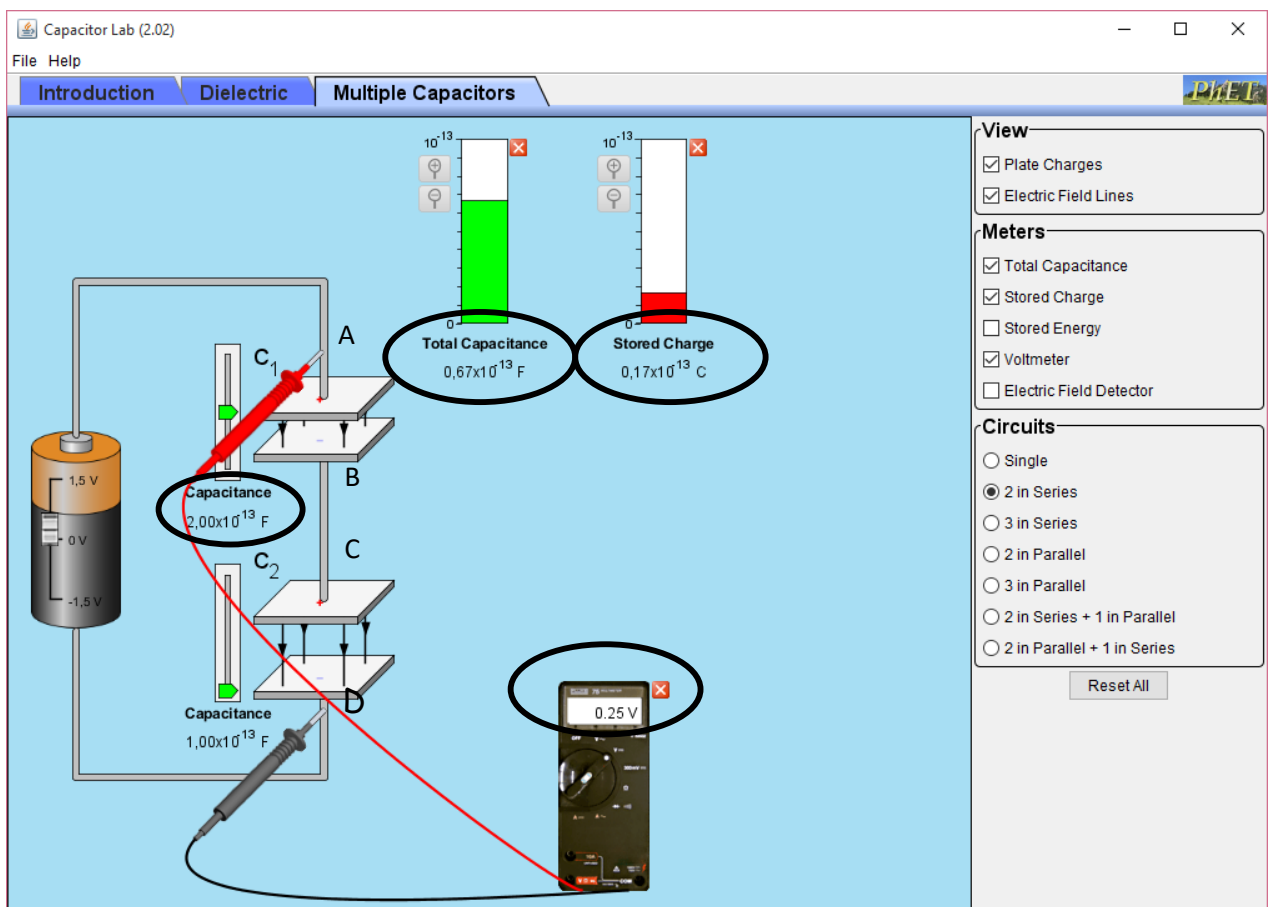


Gambar 3. Rangkaian parallel kapasitor

3. Prosedur Eksperimen

Kegiatan 1 (Percobaan rangkaian seri)

- a. Aktifkan perangkat lunak phET.
- b. Pilihlah simulasi "Capasitor Lab".



Gambar 4.

Keterangan gambar :

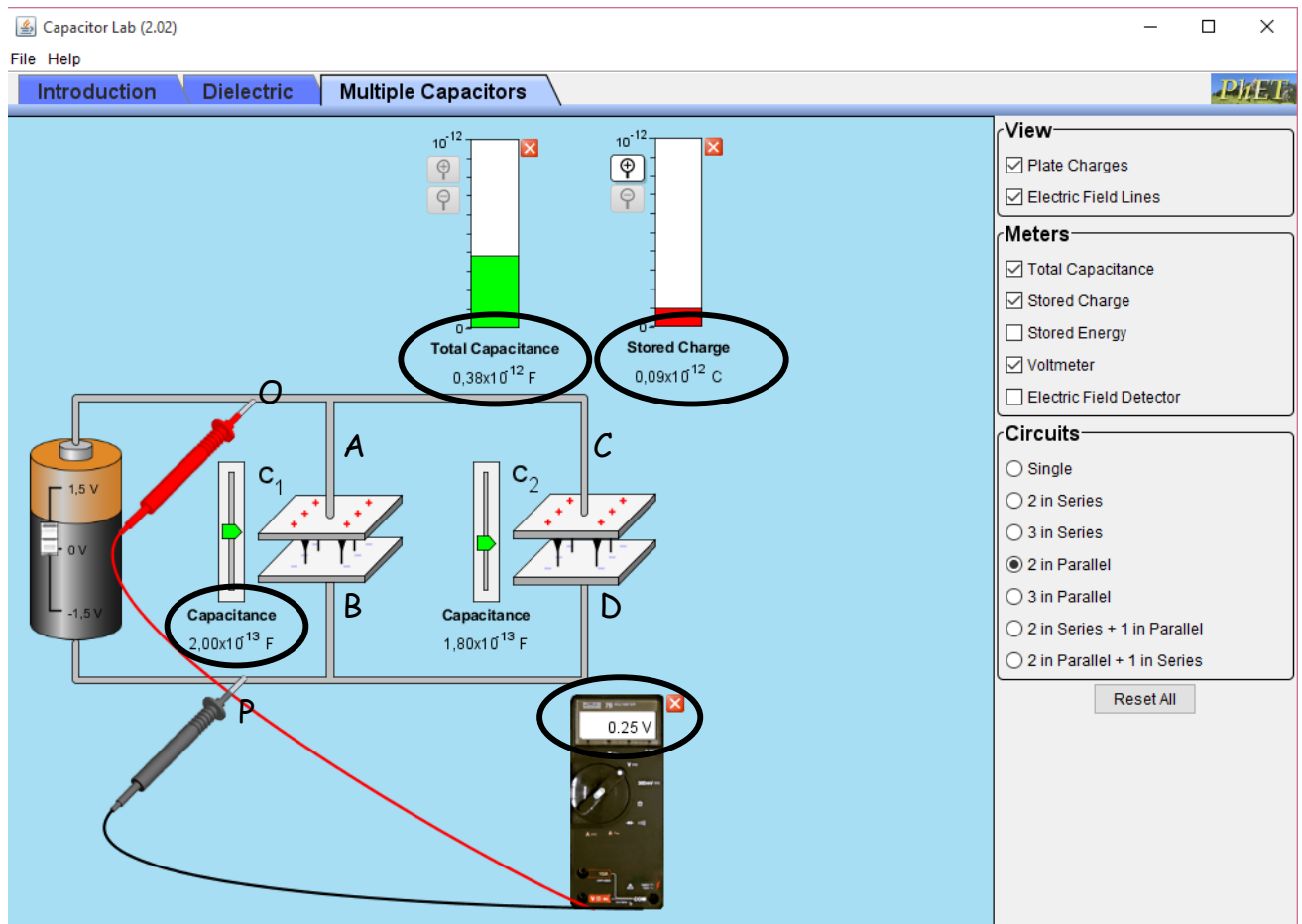
- i. *Capasitance*, untuk pembacaan kapasitas kapasitor
 - ii. *Voltmeter*, untuk pembacaan tegangan
 - iii. *Total Capasitance*, untuk pembacaan kapasitas total rangkaian
 - iv. *Stored Charge*, untuk pembacaan muatan yang mengalir pada rangkaian
- c. Buatlah rangkaian kapasitor seri dengan 2 buah kapasitor, dimana besarnya $C_1=2 \times 10^{-13}$ F dan $C_2=1 \times 10^{-13}$ F dengan cara mengatur pada tombol pengatur *Capacitance*
 - d. Atur tegangan sumber sebesar 0,25 Volt dengan cara menggeser tombol pada baterai dimana voltmeter dipasang pada titik A - D (V_{tot})
 - e. Ukur tegangan yang mengalir pada kapasitor C_1 dengan memasang voltmeter pada titik A - B (V_1)
 - f. Ukur tegangan yang mengalir pada kapasitor C_2 dengan memasang voltmeter pada titik C - D (V_2)
 - g. Ukur muatan total (q_{tot}) dan kapasitas total (C_{tot}) yang tercatat pada alat ukur *Stored Charge* dan *Total Capasitance*
 - h. Catat data langkah (d) sampai (g) pada tabel 1. Dengan memperhatikan virtual phET pada gambar 4.
 - i. Ulangai langkah d - h dengan variasi tegangan sumber 0,5 Volt, 1 Volt, dan 1,25 Volt

Tabel 1. Hasil Pengamatan

Tegangan sumber	V_1 (Volt)	V_2 (Volt)	V_{tot} (Volt)	$q_1=C_1V_1$	$q_2=C_2V_2$	q_{tot}	$\frac{V_1}{q_1}$	$\frac{V_2}{q_2}$	$\frac{1}{C_{tot}}$	$\frac{1}{C_1} + \frac{1}{C_2}$

Kegiatan 2 (Percobaan rangkaian parallel)

- Aktifkan perangkat lunak phET.
- Pilihlah simulasi "Capasitor Lab".



Gambar 5.

Keterangan gambar :

- Capasitance*, untuk pembacaan kapasitas kapasitor
 - Voltmeter*, untuk pembacaan tegangan
 - Total Capasitance*, untuk pembacaan kapasitas total rangkaian
 - Stored Charge*, untuk pembacaan muatan yang mengalir pada rangkaian
- Buatlah rangkaian kapasitor parallel dengan 2 buah kapasitor, dimana besarnya $C_1=2 \times 10^{-13}$ F dan $C_2=1 \times 10^{-13}$ F dengan cara mengatur pada tombol pengatur *Capasitance*
 - Atur tegangan sumber sebesar 0,25 Volt dengan cara menggeser tombol pada baterai dimana voltmeter dipasang pada titik O - P (V_{tot})
 - Ukur tegangan yang mengalir pada kapasitor C_1 dengan memasang voltmeter pada titik A - B (V_1)
 - Ukur tegangan yang mengalir pada kapasitor C_2 dengan memasang voltmeter pada titik C - D (V_1)
 - Ukur muatan total (q_{tot}) dan kapasitas total (C_{tot}) yang tercatat pada alat ukur *Stored Charge* dan *Total Capasitance*

- h. Catat data langkah (d) sampai (g) pada tabel 2. Dengan memperhatikan virtual phET pada gambar 5.
- i. Ulangai langkah d - h dengan variasi tegangan sumber 0,5 Volt, 1 Volt, dan 1,25 Volt

Tabel 2. Hasil Pengamatan

Tegangan sumber	V_1 (Volt)	V_2 (Volt)	V_{tot} (Volt)	$q_1=C_1V_1$	$q_2=C_1V_1$	q_{tot}	C_{tot}	C_1+C_2

4. Pertanyaan Diskusi

- 1. Buatlah analisis data berdasarkan percobaan pada kegiatan 1 dan kegiatan 2!
- 2. Bagaimana nilai tegangan, muatan, dan kapasitansi berdasarkan hasil percobaan dan perhitungan teoritis? Bandingkan!

5. Kesimpulan

.....

.....

.....

.....

.....

.....

.....

.....

